

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-023166

(43)Date of publication of application : 23.01.1996

(51)Int.Cl.

H05K 3/46
H05K 3/08
H05K 3/18
H05K 3/24
H05K 3/28
H05K 3/42
// C23C 18/36
C23C 22/24
C23C 28/00
C25D 3/06
C25D 3/12
C25D 3/12

(21)Application number : 06-154415

(71)Applicant : HITACHI LTD

(22)Date of filing : 06.07.1994

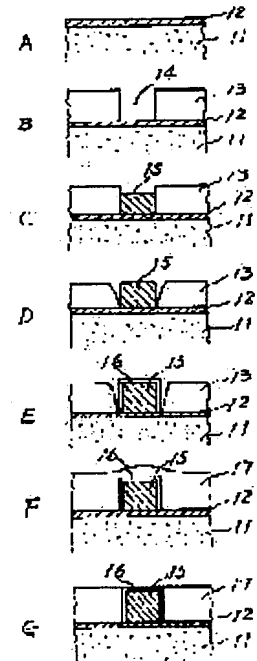
(72)Inventor : ANDO SETSUO
INOUE TAKASHI
YAMAZAKI TETSUYA
TENMYO HIROYUKI
FUKUSHIMA MAKOTO

(54) MANUFACTURE OF MULTI-LAYER WIRING SUBSTRATE

(57)Abstract:

PURPOSE: To eliminate factors causing deterioration of a bonding between copper and polyimide by forming selectively a protective film on a via stud or wiring or both subjected to patterning.

CONSTITUTION: A laminate film 12 to serve as an undercoat for a load discharging layer when electroplating a substrate 11 is formed by continuous vacuum evaporation. Further, a dielectric film 13 which will become an organic resin is made. Next, the dielectric film is patterned with minute holes and grooves. This is followed by electrolytic copper plating to fill a via hole 14. After ashing O₂, because of a fast plasma etching rate of a resist in the vicinity of a via stud, a via surface part is exposed. Next, after a series of treatment prior to plating are performed, electroless chrome plating is performed to form a protective film 16. Also, as the protective film 16, electroless or electrolytic cobalt plating is effective. Next, after the resist is peeled, an organic resin film 17 is applied and polishing is conducted to provide a heading of the via stud. This enables the via stud and an insulating layer to be in good adhesion.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] a substrate top -- a conductor layer and an insulating layer -- alternation -- a laminating -- carrying out -- the conductor of a multilayer-interconnection substrate -- the manufacture approach of the multilayer-interconnection substrate characterized by including the process which forms a protective coat selectively to the beer stud and wiring by which patterning was carried out, or its both in the manufacture approach of the multilayer-interconnection substrate which forms wiring.

[Claim 2] The manufacture approach of the multilayer-interconnection substrate according to claim 1 characterized by for said protective coat preventing the reaction of a beer stud, wiring, or its both and insulator, and obtaining the connection of high reliance between a conductor and an insulator.

[Claim 3] The manufacture approach of the multilayer-interconnection substrate according to claim 1 or 2 characterized by including the process which forms a protective coat before exfoliating an insulating layer to said beer stud, wiring, or its both.

[Claim 4] The manufacture approach of the multilayer-interconnection substrate according to claim 1 or 2 characterized by using O₂ Usher as an approach of removing only the insulator of a protective coat forming face selectively in order to form a protective coat in said beer stud or wiring.

[Claim 5] The manufacture approach of the multilayer-interconnection substrate according to claim 1 or 2 characterized by consisting of a process which said beer stud and wiring are formed with copper, and performs electrolytic copper plating or non-electrolytic copper plating, and forms said beer stud and wiring.

[Claim 6] The manufacture approach of a multilayer-interconnection substrate according to claim 1 or 2 that this protective coat is formed at least among chromium, nickel, and cobalt above a kind, and this protective coat is characterized by the thing of electroplating, a nonelectrolytic plating method, or a chromate treatment method formed by law on the other hand at least in the process which forms said beer stud or the protective coat of wiring.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the multilayer-interconnection substrate which mounts high accumulation LSI etc., and its manufacture approach.

[0002]

[Description of the Prior Art] Generally connection of the through hole in wiring of a wiring substrate or LSI is made by using plating, sputtering, CVD, etc. for the through hole opened in insulating layers, such as polyimide, and depositing a metal. For example, by the selection galvanizing method using a photoresist, after forming wiring and a beer stud, an insulating layer is formed again, and the approach flat-surface polish performs search of uneven flattening of an insulating layer and a beer stud is stated to JP,3-60188,A.

[0003]

[Problem(s) to be Solved by the Invention] When polyimide is used for an insulating layer and copper is used for a conductor layer, in the heat treatment process of an after process, it is known that polyimide and copper will react and a reaction layer will be formed. This reaction layer is considered to be the cause of crack initiation in the case of the above-mentioned flat-surface polish in order to reduce the adhesion of polyimide and copper.

[0004] So, in this invention, a protective layer is formed in a beer stud front face, and it aims at offering connection of high reliance by removing the adhesion force lowering factor of copper and polyimide.

[0005]

[Means for Solving the Problem] the conductor which faces the plasma when the aforementioned object performs plasma etching, such as O₂ Usher, to it, after depositing a metal in the beer stud opened in insulating layers, such as a photoresist, with electrolytic copper plating or non-electrolytic copper plating -- generating heat -- the result -- a conductor -- it found out that only a surrounding resist was etched at an increasing tempo. then, before resist exfoliation -- conductors, such as a beer stud, -- only a front face is exposed selectively and the crack generated by adhesion lowering can be prevented by forming a protective coat with an insulator and the conductor which does not react.

[0006] Moreover, it is attained by covering metals, such as organic resin, such as polyimide, the chromium which does not react and nickel, or cobalt, as a protective coat.

[0007]

[Function] the conductor side which touched the plasma when plasma etching, such as O₂ Usher, was performed to the thin film multilayer substrate which consists of a conductor layer and insulating layers, such as organic resin, -- generating heat -- a conductor -- in order to also heat a surrounding insulating layer, an etch rate is accelerated remarkably. this phenomenon -- using -- conductors, such as a beer stud, -- the front face was exposed by etching selectively before resist exfoliation, by forming a protective coat with means, such as plating, the adhesion of a conductor layer and an insulating layer was able to be raised and the crack generated at the time of flat-surface polish was able to be prevented.

[0008]

[Example] This example is explained using drawing 1 A-G.

[0009] The cascade screen 12 of Cr/Cu/Cr used as the substrate layer used for the feed layer in the case of electroplating was first formed by continuation vacuum evaporation on the ceramic substrate, the glass substrate, or the substrate 11 made of organic resin (drawing 1 A). The dielectric film 13 which furthermore consists of organic resin was formed. The photoresist was used as a dielectric film. Next, pattern processing of a detailed hole or a slot by the HOTORISO process was performed to this dielectric film. The cross-section condition after processing of the organic resin film is drawing 1 B. As continuation vacuum deposition, although EB vacuum evaporation and sputtering are possible, the viewpoint of the adhesion force to sputtering is desirable. In order to reduce certainly contact resistance of all the countless beer that exists especially in a field and to make poor contact there be nothing, cleaning of a beer hole bottom is indispensable. Moreover, the thickness of Cr which is an adhesion layer has

desirable about 300-1,500Å, and the thickness of Cu used for a feed layer has desirable about 1,000-10,000Å. [0010] Next, drawing 1 C was filled up with the beer hole by the electrolytic copper galvanizing method. As electrolytic copper plating liquid, copper-sulfate plating liquid, copper pyrophosphate plating liquid, or copper-cyanide plating liquid is usable. Moreover, besides electroplating, it does not interfere with this beer restoration by the nonelectrolytic plating method. However, since it becomes the factor which a resist dissolves into plating liquid and causes plating liquid decomposition so that pH of plating liquid is alkalinity, caution is required. Drawing 1 D is a substrate sectional view behind O2 Usher. Since the plasma-etching rate of the resist of only the beer stud circumference is quick, the beer surface section is exposed.

[0011] Next, after performing a series of plating pretreatments of cleaning, acid cleaning, etc., as shown in drawing 1 E, non-electrolyzed chrome plating was performed and the protective coat was formed. It does not interfere, even if it uses electric chrome plating. Moreover, non-electrolyzed cobalt plating or electric cobalt plating is also effective as a protective coat. The protective coat formation by chromate treatment is also still more possible. The thickness of a protective coat has desirable about 1,000-10,000Å.

[0012] Drawing 1 F is the sectional view which applied the organic resin film after resist exfoliation. As organic resin film, polyimide, an epoxy resin, photosensitive polyimide, or a photosensitive epoxy resin is usable. Spreading of these organic resin film is applied with the spinner equipment using a centrifugal force etc. Next, it grinds in order to pull out the head of a beer stud. To the polish approach, mechanical polishing, chemical machinery polish, or etching is usable. The sectional view of the substrate which carried out after [polish] flattening is shown in drawing 1 G. After this polish process, although adhesion with a beer stud and the insulating layer of this organic resin was good to the substrate which gave the protective coat formation process by this invention and the crack was not generated in it, to the substrate which omits protective coat formation, the crack had occurred in the insulating layer of the beer stud circumference, and adhesion was poor.

[0013] When the electric Cr galvanizing method is used for examples 1-3 in the protective coat formation process method shown in drawing 1 E of this invention below, When the non-electrolyzed Co galvanizing method is used for an example 4 and the non-electrolyzed nickel galvanizing method is used for examples 5-7, When the electric nickel galvanizing method was used for examples 8 and 9, each liquid presentation at the time of carrying out chromate treatment to examples 10 and 11 further and processing conditions were summarized into a table 1 - a table 5.

[0014]

[A table 1]

表 1 保護膜形成法(1) (電気Crめっき法; 実施例1~3)

組成及び作業条件	実施例		
	1	2	3
無水クロム酸	250g/l	80g/l	250g/l
硫酸	2.5g/l	0.8g/l	1.5g/l
ケイふっ化ナトリウム	—	0.8g/l	5g/l
浴温(℃)	45	55	60
電流密度(A/dm ²)	35	45	50

[0015]

[A table 2]

表 2 保護膜形成法(2) (無電解Coめっき法; 実施例4)

組成及び作業条件	実施例
	4
硫酸コバルト	15g/l
次亜りん酸ナトリウム	21g/l
クエン酸ナトリウム	60g/l
ほう酸	30g/l
pH	7
浴温(℃)	90

[0016]

[A table 3]

表 3 保護膜形成法(3) (無電解めっき法; 実施例5~7)

組成及び作業条件	実施例		
	5	6	7
硫酸ニッケル	21g/l	26g/l	26g/l
酢酸ナトリウム	—	26g/l	—
乳酸	28g/l	—	—
プロピオン酸	2.3g/l	—	—
エチレンジアミン	—	—	90g/l
クエン酸ナトリウム	—	15g/l	—
次亜リン酸ナトリウム	21g/l	16g/l	11g/l
チオ尿素	—	3~5ppm	—
pH	4.5	5.0	6.0
浴温(℃)	90	90	60

[0017]

[A table 4]

表 4 保護膜形成法(4) (電気めっき法; 実施例8~9)

組成及び作業条件	実施例	
	8	9
硫酸ニッケル	240g/l	—
塩化ニッケル	45g/l	10g/l
スルファミン酸ニッケル	—	400g/l
臭化ニッケル	—	30g/l
ほう酸	35g/l	30g/l
添加剤	適量	適量
pH	3.0	3.5
浴温(℃)	45	35
電流密度(A/dm ²)	4	3.5

[0018]

[A table 5]

表 5 保護膜形成法(5) (クロメート処理法; 実施例10~11)

組成及び作業条件	実施例	
	10	11
りん酸(75%)	19g/l	—
酸化亜鉛	—	2.0g/l
無水クロム酸	14g/l	10g/l
ふっ酸(55%)	5.1g/l	—
硝酸クロム9水和物	1.7g/l	—
硝酸コバルト6水和物	1.8g/l	—
硫酸(98%)	—	1.5g/l
pH	1.7	2.3

[0019]

[Effect of the Invention] Since the reaction with an insulating layer was controlled by forming a protective coat in a conductor-layer front face in a thin film multilayer circuit according to this invention, the high thin film multilayered

circuit board of the adhesion force conductor layer and an insulating layer was realized.

[0020] Moreover, since O2 Usher is used for protective coat formation, it is possible to carry out before an insulating-layer exfoliation process. For this reason, there is also no contamination with the insulating-layer exfoliation liquid on a beer stud front face or the front face of wiring etc. at the time of protective coat formation, and the protective coat excellent in the adhesion force has been formed.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-23166

(43) 公開日 平成8年(1996) 1月23日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 3/46	E	6921-4E		
	N	6921-4E		
3/08	A			
3/18	E	7511-4E		
3/24	A	7511-4E		

審査請求 未請求 請求項の数 6 O L (全 6 頁) 最終頁に続く

(21) 出願番号 特願平6-154415

(22) 出願日 平成6年(1994) 7月6日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 安藤 節夫

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(72) 発明者 井上 隆史

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(72) 発明者 山崎 哲也

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(74) 代理人 弁理士 小川 勝男

最終頁に続く

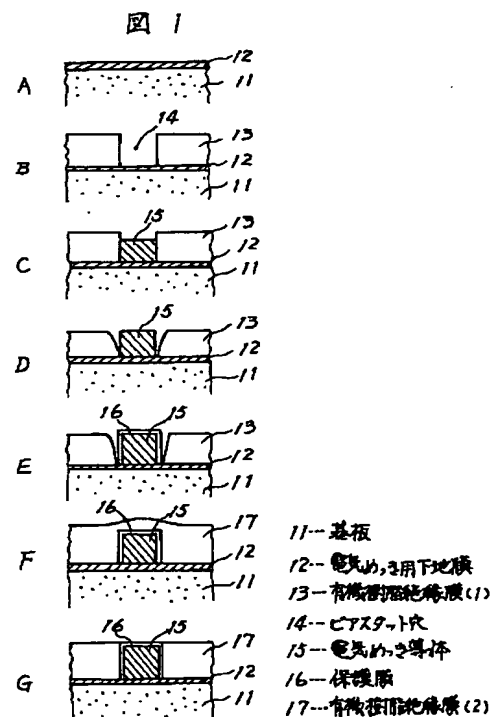
(54) 【発明の名称】 多層配線基板の製造方法

(57) 【要約】

【目的】 本発明は、薄膜多層配線基板を製造する技術関し、その目的は、密着力低下に伴うクラックの発生を防止した製造方法を提供することにある。

【構成】 パターン化された穴、溝あるいはその両方をもつ導体表面に金属膜を形成した後、プラズマエッチング法により導体表面のみを露出させ、保護膜を形成する。その際プラズマエッチング法として、O₂ アッシャを用いる。

【効果】 密着力の低下要因となる導体層と絶縁層との反応が防止でき、クラック発生防止に効果がある。



【特許請求の範囲】

【請求項 1】基板上に導体層と絶縁層とを交互に積層して多層配線基板の導体配線を形成する多層配線基板の製造方法において、パターニングされたビアスタッド、配線あるいはその両方に対して選択的に保護膜を形成する工程を含むことを特徴とする多層配線基板の製造方法。

【請求項 2】前記保護膜がビアスタッド、配線あるいはその両方と絶縁体との反応を阻止し、導体と絶縁体との高信頼の接続を得ることを特徴とする請求項 1 記載の多層配線基板の製造方法。

【請求項 3】前記ビアスタッド、配線あるいはその両方に対して絶縁層を剥離する前に保護膜を形成する工程を含むことを特徴とする請求項 1 または請求項 2 記載の多層配線基板の製造方法。

【請求項 4】前記ビアスタッドあるいは配線に保護膜を形成するために、保護膜形成面の絶縁体のみを選択的に除去する方法として、 O_2 アッシャを用いることを特徴とする請求項 1 または請求項 2 記載の多層配線基板の製造方法。

【請求項 5】前記ビアスタッドおよび配線が銅で形成され、かつ電気銅めっきあるいは無電解銅めっきをおこなって前記ビアスタッドおよび配線を形成する工程からなることを特徴とする請求項 1 または請求項 2 記載の多層配線基板の製造方法。

【請求項 6】前記ビアスタッドあるいは配線の保護膜を形成する工程において、該保護膜がクロム、ニッケル、コバルトのうち少なくとも一種以上で形成され、かつ該保護膜が電気めっき法、無電解めっき法あるいはクロメート処理法の少なくとも一方法で形成することを特徴とする請求項 1 または請求項 2 記載の多層配線基板の製造方法。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】本発明は、高集積 LSI 等を実装する多層配線基板およびその製造方法に関する。

【0002】

【従来の技術】配線基板あるいは LSI の配線におけるスルーホール接続は、一般にはポリイミド等の絶縁層にけられたスルーホールにめっき、スパッタリング及び CVD 等を用いて金属を析出させることにより行われている。例えばフォトレジストを用いた選択めっき法により、配線とビアスタッドを形成した後再び絶縁層を形成し、平面研磨により絶縁層の凸凹の平坦化とビアスタッドの頭出しを行う方法が、特開平 3-60188 号公報に述べられている。

【0003】

【発明が解決しようとする課題】絶縁層にポリイミド、導体層に銅を使用した場合、後工程の熱処理プロセスにおいて、ポリイミドと銅とが反応し反応層が形成されることが知られている。この反応層はポリイミドと銅との

密着性を低下させるため、上記平面研磨の際のクラック発生原因と考えられている。

【0004】そこで本発明では、ビアスタッド表面に保護層を形成し、銅とポリイミドとの密着力低下要因を除去することで高信頼の接続を提供することを目的とする。

【0005】

【課題を解決するための手段】前記の目的は、フォトレジスト等の絶縁層にけられたビアスタッドに、電気銅めっき或いは無電解銅めっき等で金属を析出させた後、 O_2 アッシャ等のプラズマエッチングを行うと、プラズマに面する導体が発熱しその結果導体周辺のレジストのみが加速度的にエッチングされることを見出した。そこでレジスト剥離前に、ビアスタッド等の導体表面のみを選択的に露出させ、絶縁体と反応しない導体で保護膜を形成することで、密着性低下により発生するクラックを防止できる。

【0006】また保護膜としてポリイミド等の有機樹脂と反応しないクロム、ニッケル或いはコバルト等の金属を被覆することで達成される。

【0007】

【作用】導体層と有機樹脂等の絶縁層からなる薄膜多層基板に、 O_2 アッシャ等のプラズマエッチングを施すと、プラズマに接した導体面が発熱し、導体周辺の絶縁層も加熱するためにエッチング速度が著しく加速される。この現象を利用しビアスタッド等の導体表面をレジスト剥離前に選択的にエッチングすることで露出させ、めっき等の手段により保護膜を形成することで、導体層と絶縁層との密着性を高め、平面研磨時に発生するクラックを防止することができた。

【0008】

【実施例】本実施例を図 1A～G を用いて説明する。

【0009】まずセラミック基板、ガラス基板或いは有機樹脂製基板 11 上に電気めっきの際の給電層に用いる下地層となる $Cr/Cu/Cr$ の積層膜 12 を連続蒸着により形成した (図 1A)。さらに有機樹脂から成る誘電体膜 13 を成膜した。誘電体膜としてはフォトレジストを用いた。次に該誘電体膜にホトリソ工程による微細穴や溝のパターン加工を施した。有機樹脂膜の加工後の断面状態が図 1B である。連続蒸着法としては、EB 蒸着やスパッタリングが可能であるが、密着力の観点からスパッタリングが好ましい。特に面内に存在する無数のビア全てのコンタクト抵抗を確実に低減し、コンタクト不良を皆無とするためには、ビア穴底のクリーニングは必須である。また密着層である Cr の膜厚は $300 \sim 1,500 \text{ \AA}$ 程度が望ましく、給電層に用いる Cu の膜厚は $1,000 \sim 10,000 \text{ \AA}$ 程度が望ましい。

【0010】次に電気銅めっき法により、ビア穴を充填したのが図 1C である。電気銅めっき液としては、硫酸銅めっき液、ピロリン酸銅めっき液或いはシアン化銅め

つき液等が使用可能である。また該ビア充填には電気めつき法の他に、無電解めつき法でも差し支えない。但しめつき液の pH がアルカリ性であるほど、レジストがめつき液中に溶解しめつき液分解を引き起こす要因になるので、注意を要する。図 1 D は O_2 アッシュ後の基板断面図である。ビアスタッド周辺のためのレジストのプラズマエッチング速度が速いため、ビア表面部が露出する。

【0011】次に脱脂及び酸洗浄等の一連のめつき前処理を行なった後、図 1 E に示すように無電解クロムめつきを施し保護膜を形成した。電気クロムめつきを用いて

【0012】図 1 F はレジスト剥離後、有機樹脂膜を塗布した断面図である。有機樹脂膜としては、ポリイミド、エポキシ樹脂、感光性ポリイミド或いは感光性エポキシ樹脂等が使用可能である。これらの有機樹脂膜の塗布は、遠心力を利用したスピナー装置等で塗布する。

表 1 保護膜形成法(1) (電気 Cr めつき法; 実施例 1~3)

組成及び作業条件	実施例		
	1	2	3
無水クロム酸	250g/l	80g/l	250g/l
硫酸	2.5g/l	0.8g/l	1.5g/l
ケイフッ化ナトリウム	—	0.8g/l	5g/l
浴温 (°C)	45	55	60
電流密度 (A/dm ²)	35	45	50

30

【0015】

【表 2】

表 2 保護膜形成法(2) (無電解 Co めつき法; 実施例 4)

組成及び作業条件	実施例
	4
硫酸コバルト	15g/l
次亜リン酸ナトリウム	21g/l
クエン酸ナトリウム	60g/l
ほう酸	30g/l
pH	7
浴温 (°C)	90

【0016】

【表 3】

表 3 保護膜形成法(3) (無電解Niめっき法; 実施例5~7)

組成及び作業条件	実施例		
	5	6	7
硫酸ニッケル	21g/l	26g/l	26g/l
酢酸ナトリウム	—	26g/l	—
乳酸	28g/l	—	—
プロピオン酸	2.3g/l	—	—
エチレンジアミン	—	—	90g/l
クエン酸モノナトリウム	—	15g/l	—
次亜リン酸ナトリウム	21g/l	16g/l	11g/l
チオ尿素	—	3-5ppm	—
pH	4.5	5.0	6.0
浴温(℃)	90	90	60

【0017】

【表4】

表 4 保護膜形成法(4) (電気Niめっき法; 実施例8~9)

組成及び作業条件	実施例	
	8	9
硫酸ニッケル	240g/l	—
塩化ニッケル	45g/l	10g/l
スルファミン酸ニッケル	—	400g/l
臭化ニッケル	—	30g/l
ほう酸	35g/l	30g/l
添加剤	適量	適量
pH	3.0	3.5
浴温(℃)	45	35
電流密度(A/dm ²)	4	3.5

【0018】

【表5】

表 5 保護膜形成法(5) (クロメート処理法; 実施例10~11)

組成及び作業条件	実施例	
	10	11
りん酸(75%)	19g/l	—
酸化亜鉛	—	2.0g/l
無水クロム酸	14g/l	10g/l
ふっ酸(55%)	5.1g/l	—
硝酸クロム9水和物	1.7g/l	—
硝酸コバルト6水和物	1.8g/l	—
硫酸(98%)	—	1.5g/l
pH	1.7	2.3

【0019】

導体層表面に保護膜を形成することにより絶縁層との反

【発明の効果】本発明によれば、薄膜多層回路において

50

応が抑制できるので、導体層と絶縁層との密着力の高い

薄膜多層回路基板が実現された。

【0020】また保護膜形成には O_2 アッシャを用いるので、絶縁層剥離工程前に行なうことが可能である。このため保護膜形成時にビアスタッド表面或いは配線表面の絶縁層剥離液等による汚染もなく、密着力に優れた保護膜が形成できた。

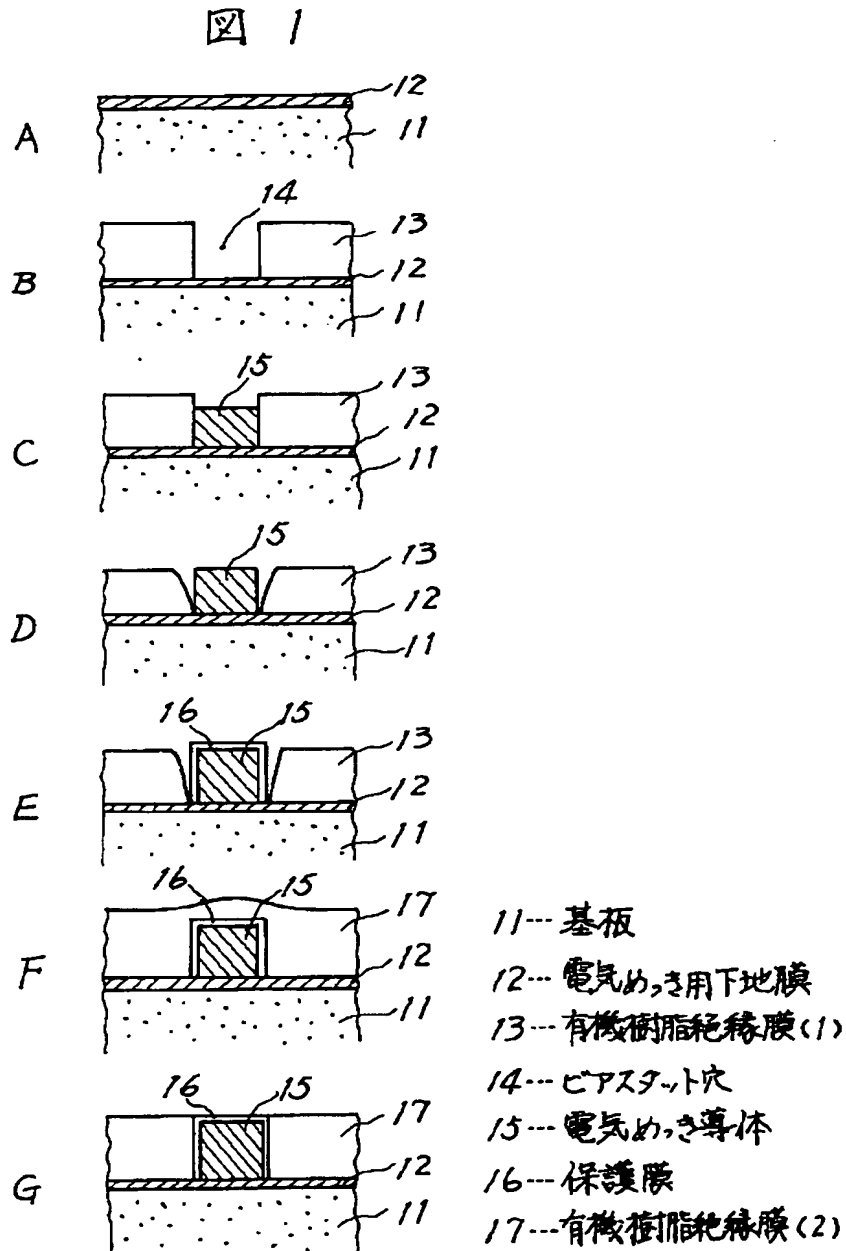
【図面の簡単な説明】

【図1】本発明の薄膜配線形成プロセスを示す図である。

【符号の説明】

- 11…基板、
- 12…電気めっき用下地膜、
- 13…有機樹脂絶縁膜（1）、
- 14…ビアスタッド穴、
- 15…電気めっき導体、
- 16…保護膜、
- 17…有機樹脂絶縁膜（2）〔溝パターン形成後〕。

【図1】



フロントページの続き

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K	3/28	B		
	3/42	A	7511-4E	
// C 2 3 C	18/36			
	22/24			
	28/00	E		
C 2 5 D	3/06			
	3/12	1 0 1		
		1 0 2		

(72)発明者 天明 浩之
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所生産技術研究所内

(72)発明者 福島 誠
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所生産技術研究所内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.